



Programa de asignatura por competencias de educación superior

Sección I. Identificación del Curso

Tabla 1. Identificación de la Planificación del Curso.

Actualización:	Julio 05, 2022				
Carrera:	Ingeniería Mecatrónica	Asignatura:	Sistemas electrónicos digitales		
Academia:	Electrónica / Mecatrónica	Clave:	19SME16		
Módulo formativo:	Electrónica	Seriación:	19SME18 - Microprocesadores y microcontroladores		
Tipo de curso:	Presencial	Prerrequisito:	-		
Semestre:	Quinto	Créditos:	5.62	Horas semestre:	90 horas
Teoría:	3 horas	Práctica:	2 horas	Trabajo indpt.:	0 horas
				Total x semana:	5 horas

Sección II. Objetivos educacionales

Tabla 2. Objetivos educacionales

Objetivos educacionales		Criterios de desempeño	Indicadores
OE1	El egresado solucionará problemas del entorno laboral en el que se desempeñe, mediante el uso de conocimientos técnicos adquiridos para la identificación, desarrollo innovador, aplicación y control de las posibles soluciones, utilizando sus habilidades en mecánica, electrónica, control y automatización para dar el resultado adecuado según las condiciones del problema.	El egresado aplicará las técnicas y metodologías para la identificación de problemas referentes a su entorno laboral, proponiendo soluciones creativas e innovadoras para los mismos.	% de alumnos que implementan diversidad de técnicas y metodologías para identificar problemas en su entorno laboral.
OE2	El egresado diseñará, mejorará o mantendrá de forma eficiente y sustentable equipos que cubran adecuadamente las diferentes necesidades del ámbito laboral, utilizando sus competencias técnicas de diseño, con sus conocimientos de materiales, control y procesos para lograr la mejor solución innovadora de la necesidad planteada.	El egresado fundamentará documentalmente la solución a problemas, desde la identificación hasta su resolución.	% de egresados que diseñan, mejoran o dan mantenimiento a equipos.
OE3	El egresado generará relaciones interpersonales y profesionales de otras áreas, para desarrollar habilidades técnicas, administrativas y colaborativas en el desarrollo de proyectos mecatrónicos.	El egresado desarrollará canales de comunicación y de gestión con departamentos y áreas relacionadas con los proyectos que lidera y coordina.	% de egresados que participan en más de un departamento y/o área por proyecto con las que se relaciona.



Atributos de egreso de plan de estudios		Criterios de desempeño	Componentes
AE1	Identificar y resolver problemas en el campo de la mecatrónica aplicando los principios de las ciencias básicas como la matemáticas y física, así como otras ciencias de la ingeniería.	- Identificar y aplicar configuraciones de compuertas y lógica binaria en la solución de aplicaciones que requieran circuitos con Sistemas Electrónicos Digitales.	<p>SISTEMAS NUMÉRICOS Y CÓDIGOS BINARIOS.</p> <ul style="list-style-type: none"> i. Sistemas numéricos posicionales. <ul style="list-style-type: none"> a. Generalidades. b. Sistema hexadecimal, octal y binario. c. Conversiones entre bases numéricas. ii. Aritmética con otras bases. <ul style="list-style-type: none"> a. Suma en otras bases numéricas. b. Resta en otras bases numéricas. c. Representación de números con signo. d. Operaciones con signo. e. Multiplicación y división binaria. iii. Códigos binarios. <ul style="list-style-type: none"> a. Código BCD. b. Código Grey. c. Código Exceso de 3. iv. Códigos de caracteres. <ul style="list-style-type: none"> a. Código ASCII. b. Código EBCDIC. c. Código Unicode. v. Códigos de error. <ul style="list-style-type: none"> a. Bit de paridad. b. Cubos binarios. c. Distancia de Hamming. <p>COMPUERTAS LÓGICAS Y SIMPLIFICACIÓN.</p> <ul style="list-style-type: none"> i. Operaciones lógicas.



Continuación: Tabla 2. Objetivos educacionales (continuación)

No.	Atributos de egreso de plan de estudios	Criterios de desempeño	Componentes
			<ul style="list-style-type: none"> a. Tabla de verdad y diagrama de tiempos. b. Compuertas lógicas AND, OR, XOR y NOT. c. Compuertas lógicas NAND, NOR y XNOR. d. Buffer. ii. Funciones lógicas y circuitos lógicos. <ul style="list-style-type: none"> a. Ecuaciones lógicas y diagramas lógicos. b. Algebra de Boole. c. Teoremas de De Morgan. d. Suma de Productos y Producto de Sumas. e. Mapas de Karnaugh y otros métodos de simplificación. iii. Generalidades de las familias TTL y CMOS. <ul style="list-style-type: none"> a. Características importantes de la familia lógica TTL. b. Características importantes de la familia lógica CMOS. c. Dispositivos Lógicos Programables. SISTEMAS LÓGICOS COMBINATORIOS. <ul style="list-style-type: none"> i. Programación de Dispositivos Lógicos Programables. <ul style="list-style-type: none"> a. Lenguajes de descripción de hardware. b. Compilador Universal de Lógica Programable CUPL. c. Programador Universal. ii. Decodificadores y codificadores. <ul style="list-style-type: none"> a. Decodificador binario. b. Decodificador de siete segmentos. c. Codificadores. d. Decodificadores y codificadores con CI. iii. Multiplexores y demultiplexores. <ul style="list-style-type: none"> a. Multiplexores digitales. b. Demultiplexores digitales. c. Multiplexores y demultiplexores con CI. iv. Circuitos aritméticos.



Continuación: Tabla 2. Objetivos educacionales (continuación)

No.	Atributos de egreso de plan de estudios	Criterios de desempeño	Componentes
			<ul style="list-style-type: none"> a. Medio sumador y sumador completo. b. Sumador de n bits. c. Restador binario. d. Comparador. e. Aplicaciones con CI. FUNDAMENTOS DE LOS SISTEMAS SECUENCIALES. i. Multivibradores biestables. <ul style="list-style-type: none"> a. Multivibradores Biestables Asíncronos (Latch). b. Multivibradores Biestables Síncronos (Flip-Flops). ii. Multivibradores monoestables y aestable. <ul style="list-style-type: none"> a. Definiciones. b. Multivibradores monoestable y aestable con CI 555. c. Multivibradores monoestable con otros CI. CONTADORES Y REGISTROS. i. Contadores asíncronos. <ul style="list-style-type: none"> a. Divisor de frecuencia. b. Contador asíncrono binario. c. Contador de módulo truncado. d. Contadores en cascada. ii. Contadores síncronos. <ul style="list-style-type: none"> a. Contador síncrono binario. b. Contador de Cuenta Especial. c. Diseño de contadores con PLD?s. d. Contadores con CI. iii. Registros. <ul style="list-style-type: none"> a. Tipos de registros. b. Contadores de anillo. c. Registros con PLDs.



Continuación: Tabla 2. Objetivos educacionales (continuación)

No.	Atributos de egreso de plan de estudios	Criterios de desempeño	Componentes
			d. Registros con CI.
AE3	Desarrollar procesos y productos industriales desde un enfoque mecánico, electrónico, robótico, automatización y control, utilizando el juicio ingenieril para establecer conclusiones.	- Resolver un conjunto de prácticas de laboratorio aplicando las diferentes compuertas lógicas y lógica binaria.	<p>SISTEMAS NUMÉRICOS Y CÓDIGOS BINARIOS.</p> <ul style="list-style-type: none"> i. Sistemas numéricos posicionales. <ul style="list-style-type: none"> a. Generalidades. b. Sistema hexadecimal, octal y binario. c. Conversiones entre bases numéricas. ii. Aritmética con otras bases. <ul style="list-style-type: none"> a. Suma en otras bases numéricas. b. Resta en otras bases numéricas. c. Representación de números con signo. d. Operaciones con signo. e. Multiplicación y división binaria. iii. Códigos binarios. <ul style="list-style-type: none"> a. Código BCD. b. Código Grey. c. Código Exceso de 3. iv. Códigos de caracteres. <ul style="list-style-type: none"> a. Código ASCII. b. Código EBCDIC. c. Código Unicode. v. Códigos de error. <ul style="list-style-type: none"> a. Bit de paridad. b. Cubos binarios. c. Distancia de Hamming. <p>COMPUERTAS LÓGICAS Y SIMPLIFICACIÓN.</p> <ul style="list-style-type: none"> i. Operaciones lógicas. <ul style="list-style-type: none"> a. Tabla de verdad y diagrama de tiempos.



Continuación: Tabla 2. Objetivos educacionales (continuación)

No.	Atributos de egreso de plan de estudios	Criterios de desempeño	Componentes
			<ul style="list-style-type: none"> b. Compuertas lógicas AND, OR, XOR y NOT. c. Compuertas lógicas NAND, NOR y XNOR. d. Buffer. ii. Funciones lógicas y circuitos lógicos. <ul style="list-style-type: none"> a. Ecuaciones lógicas y diagramas lógicos. b. Algebra de Boole. c. Teoremas de De Morgan. d. Suma de Productos y Producto de Sumas. e. Mapas de Karnaugh y otros métodos de simplificación. iii. Generalidades de las familias TTL y CMOS. <ul style="list-style-type: none"> a. Características importantes de la familia lógica TTL. b. Características importantes de la familia lógica CMOS. c. Dispositivos Lógicos Programables. SISTEMAS LÓGICOS COMBINATORIOS. <ul style="list-style-type: none"> i. Programación de Dispositivos Lógicos Programables. <ul style="list-style-type: none"> a. Lenguajes de descripción de hardware. b. Compilador Universal de Lógica Programable CUPL. c. Programador Universal. ii. Decodificadores y codificadores. <ul style="list-style-type: none"> a. Decodificador binario. b. Decodificador de siete segmentos. c. Codificadores. d. Decodificadores y codificadores con CI. iii. Multiplexores y demultiplexores. <ul style="list-style-type: none"> a. Multiplexores digitales. b. Demultiplexores digitales. c. Multiplexores y demultiplexores con CI. iv. Circuitos aritméticos. <ul style="list-style-type: none"> a. Medio sumador y sumador completo.



Continuación: Tabla 2. Objetivos educacionales (continuación)

No.	Atributos de egreso de plan de estudios	Criterios de desempeño	Componentes
			<ul style="list-style-type: none"> b. Sumador de n bits. c. Restador binario. d. Comparador. e. Aplicaciones con CI. <p>FUNDAMENTOS DE LOS SISTEMAS SECUENCIALES.</p> <ul style="list-style-type: none"> i. Multivibradores biestables. <ul style="list-style-type: none"> a. Multivibradores Biestables Asíncronos (Latch). b. Multivibradores Biestables Síncronos (Flip-Flops). ii. Multivibradores monoestables y aestable. <ul style="list-style-type: none"> a. Definiciones. b. Multivibradores monoestable y aestable con CI 555. c. Multivibradores monoestable con otros CI. <p>CONTADORES Y REGISTROS.</p> <ul style="list-style-type: none"> i. Contadores asíncronos. <ul style="list-style-type: none"> a. Divisor de frecuencia. b. Contador asíncrono binario. c. Contador de módulo truncado. d. Contadores en cascada. ii. Contadores síncronos. <ul style="list-style-type: none"> a. Contador síncrono binario. b. Contador de Cuenta Especial. c. Diseño de contadores con PLD?s. d. Contadores con CI. iii. Registros. <ul style="list-style-type: none"> a. Tipos de registros. b. Contadores de anillo. c. Registros con PLDs. d. Registros con CI.



Continuación: Tabla 2. Objetivos educacionales (continuación)

No.	Atributos de egreso de plan de estudios	Criterios de desempeño	Componentes
AE7	Aportar soluciones creativas a problemas de ingeniería mecatrónica de manera autónoma y en equipo.	<ul style="list-style-type: none"> - Conformar y trabajar en equipos de diseño y desarrollo aplicando los diferentes conceptos relacionados a los circuitos que empleen sistemas electrónicos digitales. - Aplicar relaciones interpersonales, profesionales y colaborativas en el trabajo en equipo en el diseño de circuitos eléctricos. 	<p>SISTEMAS NUMÉRICOS Y CÓDIGOS BINARIOS.</p> <ul style="list-style-type: none"> i. Sistemas numéricos posicionales <ul style="list-style-type: none"> a. Generalidades. b. Sistema hexadecimal, octal y binario. c. Conversiones entre bases numéricas. ii. Aritmética con otras bases. <ul style="list-style-type: none"> a. Suma en otras bases numéricas. b. Resta en otras bases numéricas. c. Representación de números con signo. d. Operaciones con signo. e. Multiplicación y división binaria. iii. Códigos binarios. <ul style="list-style-type: none"> a. Código BCD. b. Código Grey. c. Código Exceso de 3. iv. Códigos de caracteres. <ul style="list-style-type: none"> a. Código ASCII. b. Código EBCDIC. c. Código Unicode. v. Códigos de error. <ul style="list-style-type: none"> a. Bit de paridad. b. Cubos binarios. c. Distancia de Hamming. <p>COMPUERTAS LÓGICAS Y SIMPLIFICACIÓN.</p> <ul style="list-style-type: none"> i. Operaciones lógicas. <ul style="list-style-type: none"> a. Tabla de verdad y diagrama de tiempos. b. Compuertas lógicas AND, OR, XOR y NOT.



Continuación: Tabla 2. Objetivos educacionales (continuación)

No.	Atributos de egreso de plan de estudios	Criterios de desempeño	Componentes
			<ul style="list-style-type: none"> c. Compuertas lógicas NAND, NOR y XNOR. d. Buffer. ii. Funciones lógicas y circuitos lógicos. <ul style="list-style-type: none"> a. Ecuaciones lógicas y diagramas lógicos. b. Algebra de Boole. c. Teoremas de De Morgan. d. Suma de Productos y Producto de Sumas. e. Mapas de Karnaugh y otros métodos de simplificación. iii. Generalidades de las familias TTL y CMOS. <ul style="list-style-type: none"> a. Características importantes de la familia lógica TTL. b. Características importantes de la familia lógica CMOS. c. Dispositivos Lógicos Programables. <p>SISTEMAS LÓGICOS COMBINATORIOS.</p> <ul style="list-style-type: none"> i. Programación de Dispositivos Lógicos Programables. <ul style="list-style-type: none"> a. Lenguajes de descripción de hardware. b. Compilador Universal de Lógica Programable CUPL. c. Programador Universal. ii. Decodificadores y codificadores. <ul style="list-style-type: none"> a. Decodificador binario. b. Decodificador de siete segmentos. c. Codificadores. d. Decodificadores y codificadores con CI. iii. Multiplexores y demultiplexores. <ul style="list-style-type: none"> a. Multiplexores digitales. b. Demultiplexores digitales. c. Multiplexores y demultiplexores con CI. iv. Circuitos aritméticos. <ul style="list-style-type: none"> a. Medio sumador y sumador completo. b. Sumador de n bits.



Continuación: Tabla 2. Objetivos educacionales (continuación)

No.	Atributos de egreso de plan de estudios	Criterios de desempeño	Componentes
			<p>c. Restador binario.</p> <p>d. Comparador.</p> <p>e. Aplicaciones con CI.</p> <p>FUNDAMENTOS DE LOS SISTEMAS SECUENCIALES.</p> <p>i. Multivibradores biestables.</p> <p>a. Multivibradores Biestables Asíncronos (Latch).</p> <p>b. Multivibradores Biestables Síncronos (Flip-Flops).</p> <p>ii. Multivibradores monoestables y aestable.</p> <p>a. Definiciones.</p> <p>b. Multivibradores monoestable y aestable con CI 555.</p> <p>c. Multivibradores monoestable con otros CI.</p> <p>CONTADORES Y REGISTROS.</p> <p>i. Contadores asíncronos.</p> <p>a. Divisor de frecuencia.</p> <p>b. Contador asíncrono binario.</p> <p>c. Contador de módulo truncado.</p> <p>d. Contadores en cascada.</p> <p>ii. Contadores síncronos.</p> <p>a. Contador síncrono binario.</p> <p>b. Contador de Cuenta Especial.</p> <p>c. Diseño de contadores con PLD?s.</p> <p>d. Contadores con CI.</p> <p>iii. Registros.</p> <p>a. Tipos de registros.</p> <p>b. Contadores de anillo.</p> <p>c. Registros con PLDs.</p> <p>d. Registros con CI.</p>

Sección III. Atributos de la asignatura

Tabla 3. Atributos de la asignatura

Problema a resolver		
Conocer las bases y fundamentos de la Electrónica Digital para el diseño de Circuitos Electrónicos Digitales y su aplicación en el ámbito tecnológico de la Ingeniería Electrónica y áreas afines.		
Atributos (competencia específica) de la asignatura		
Adquirir conocimientos básicos de lógica matemática, teoría de conjuntos y circuitos electrónico, así como capacidad de análisis, síntesis, aplicación y evaluación para su aplicación en el ámbito tecnológico de la Ingeniería Electrónica y áreas afines.		
Aportación a la competencia específica		Aportación a las competencias transversales
Saber	Saber hacer	Saber Ser
- Identificar soluciones basadas en diseños digitales y circuitos lógicos.	- Utilizar tecnología de Diseño de Sistemas Electrónicos y ambientes integrados de Desarrollo (IDE). - Implementar soluciones basadas en diseños digitales y circuitos lógicos.	- Integrar equipos de trabajo multidisciplinario que involucre los ámbitos científicos, tecnológicos, socioculturales y humanísticos.
Producto integrador de la asignatura, considerando los avances por unidad		
Desarrollo de una solución electrónica con lógica digital aplicable a la industria, comercio, negocios, educativos o sociales que resuelva una necesidad específica.		

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.1. Desglose específico de la unidad "Sistemas numéricos y códigos binarios."

Número y nombre de la unidad: 1. Sistemas numéricos y códigos binarios.							
Tiempo y porcentaje para esta unidad:		Teoría:	10 horas	Práctica:	8 horas	Porcentaje del programa:	20%
Aprendizajes esperados: Realizar conversiones aritméticas entre diversas bases numéricas y reconocer los códigos binarios para aplicarlos en los Sistemas Digitales.							
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)			
1.1 Sistemas numéricos posicionales. 1.1.1 Generalidades. 1.1.2 Sistema hexadecimal, octal y binario. 1.1.3 Conversiones entre bases numéricas. 1.2 Aritmética con otras bases. 1.2.1 Suma en otras bases numéricas. 1.2.2 Resta en otras bases numéricas. 1.2.3 Representación de números con signo. 1.2.4 Operaciones con signo. 1.2.5 Multiplicación y división binaria. 1.3 Códigos binarios. 1.3.1 Código BCD. 1.3.2 Código Grey. 1.3.3 Código Exceso de 3.	Saber: - Identificar y comprender los elementos principales de los sistemas de numeración en diferentes bases y la correspondiente aritmética en cada una de ellas. Saber hacer: - Aplicar la aritmética en los diferentes sistemas de numeración para desarrollar las soluciones digitales. Ser: - Trabajo colaborativo. - Comunicación efectiva. - Autonomía en el aprendizaje.	Estrategia Pre-instruccionales - Exposición del docente con ayuda de herramientas didácticas electrónicas. Estrategia Co-instruccionales - Identificación de datos respecto a los contenidos propuestos en la unidad. - Uso de herramientas electrónicas para apoyo didáctico. - Elaboración de mapas mentales y/o conceptuales. - Resolución de dinámicas, tareas, trabajos y/o actividades. Estrategia Post-instruccionales - Uso de software para simulación por computadoras de las redes o circuitos,	Evaluación diagnóstica. - Examen de diagnóstico por medio de un cuestionario escrito o por medio de plataforma digital. Evaluación formativa: - Actividades y tareas de aprendizaje como mapas mentales y/o conceptuales - Uso de software para simulación por computadoras de las redes o circuitos, aprendidos en la unidad. Evaluación Sumativa: - Examen teórico aplicado en el primer parcial. - Portafolio de evidencias.	Portafolio de evidencias donde se contemplan las actividades, tareas, prácticas, los mapas mentales y/o conceptuales, uso de software para simulación por computadoras de los sistemas electrónicos digitales.			



Continuación: Tabla 4.1. Desglose específico de la unidad "Sistemas numéricos y códigos binarios."

Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad
1.4 Códigos de caracteres. 1.4.1 Código ASCII. 1.4.2 Código EBCDIC. 1.4.3 Código Unicode. 1.5 Códigos de error. 1.5.1 Bit de paridad. 1.5.2 Cubos binarios. 1.5.3 Distancia de Hamming.		aprendidos en la unidad.		
Bibliografía				
- Floyd, T. (2009). Fundamentos de Sistemas Digitales. Madrid: Pearson. - Tocci, R.; Widmer, N. (2009). Sistemas Digitales, Principios y Aplicaciones. Madrid: Pearson.				

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.2. Desglose específico de la unidad "Compuertas lógicas y simplificación."

Número y nombre de la unidad: 2. Compuertas lógicas y simplificación.							
Tiempo y porcentaje para esta unidad:		Teoría:	10 horas	Práctica:	8 horas	Porcentaje del programa:	20%
Aprendizajes esperados:		Identificar y describir las características de las compuertas lógicas para aplicarlas en la construcción de circuitos digitales.					
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)			
2.1 Operaciones lógicas. 2.1.1 Tabla de verdad y diagrama de tiempos. 2.1.2 Compuertas lógicas AND, OR, XOR y NOT. 2.1.3 Compuertas lógicas NAND, NOR y XNOR. 2.1.4 Buffer. 2.2 Funciones lógicas y circuitos lógicos. 2.2.1 Ecuaciones lógicas y diagramas lógicos. 2.2.2 Álgebra de Boole. 2.2.3 Teoremas de De Morgan. 2.2.4 Suma de Productos y Producto de Sumas. 2.2.5 Mapas de Karnaugh y otros métodos de simplificación.	Saber: - Comprender los conceptos principales de las compuertas y funciones lógicas y sus tablas de verdad. Saber hacer: - Aplicar la lógica, funciones y tablas de verdad de las diferentes compuertas lógicas en la solución con sistemas electrónicos digitales. Ser: - Trabajo colaborativo. - Comunicación efectiva. - Autonomía en el aprendizaje.	Estrategia Co-instruccionales: - Exposición del docente con ayuda de herramientas didácticas electrónicas. - Identificación de datos respecto a los contenidos propuestos en la unidad. - Uso de herramientas electrónicas para apoyo didáctico. - Elaboración de mapas mentales y/o conceptuales. - Resolución de dinámicas, tareas, trabajos y/o actividades. Estrategia Post-instruccionales - Uso de software para simulación por computadoras de las redes o circuitos, aprendidos en la unidad.	Evaluación formativa: - Actividades y tareas de aprendizaje como mapas mentales y/o conceptuales. - Uso de software para simulación por computadoras de las redes o circuitos, aprendidos en la unidad. Evaluación Sumativa: - Examen teórico aplicado en el primer parcial. - Portafolio de evidencias.	Portafolio de evidencias donde se contemplan las actividades, tareas, prácticas, los mapas mentales y/o conceptuales, uso de software para simulación por computadoras de los sistemas electrónicos digitales.			



Continuación: Tabla 4.2. Desglose específico de la unidad "Compuertas lógicas y simplificación."

Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad
2.3 Generalidades de las familias TTL y CMOS. 2.3.1 Características importantes de la familia lógica TTL. 2.3.2 Características importantes de la familia lógica CMOS. 2.3.3 Dispositivos Lógicos Programables.				
Bibliografía				
- Floyd, T. (2009). Fundamentos de Sistemas Digitales. Madrid: Pearson. - Tocci, R.; Widmer, N. (2009). Sistemas Digitales, Principios y Aplicaciones. Madrid: Pearson.				

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.3. Desglose específico de la unidad "Sistemas lógicos combinatorios."

Número y nombre de la unidad: 3. Sistemas lógicos combinatorios.							
Tiempo y porcentaje para esta unidad:		Teoría:	10 horas	Práctica:	8 horas	Porcentaje del programa:	20%
Aprendizajes esperados: Aplicar los teoremas y leyes del Algebra de Boole, para el diseño y simplificación de circuitos lógicos combinatorios.							
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)			
3.1 Programación de Dispositivos Lógicos Programables. 3.1.1 Lenguajes de descripción de hardware. 3.1.2 Compilador Universal de Lógica Programable CUPL. 3.1.3 Programador Universal. 3.2 Decodificadores y codificadores. 3.2.1 Decodificador binario. 3.2.2 Decodificador de siete segmentos. 3.2.3 Codificadores. 3.2.4 Decodificadores y codificadores con CI. 3.3 Multiplexores y demultiplexores. 3.3.1 Multiplexores digitales. 3.3.2 Demultiplexores digitales. 3.3.3 Multiplexores y demultiplexores con CI.	Saber: - Comprender los conceptos principales de los Dispositivos Lógicos Programables. Saber hacer: - Aplicar Dispositivos Lógicos Programables en el diseño de Sistemas Lógicos Combinatorios para la solución con sistemas electrónicos digitales. Ser: - Trabajo colaborativo. - Comunicación efectiva. - Autonomía en el aprendizaje.	Estrategia Co-instruccionales: - Exposición del docente con ayuda de herramientas didácticas electrónicas. - Identificación de datos respecto a los contenidos propuestos en la unidad. - Uso de herramientas electrónicas para apoyo didáctico. - Elaboración de mapas mentales y/o conceptuales. - Resolución de dinámicas, tareas, trabajos y/o actividades. Estrategia Post-instruccionales: - Uso de software para simulación por computadoras de las redes o circuitos, aprendidos en la unidad.	Evaluación formativa: - Actividades y tareas de aprendizaje como mapas mentales y/o conceptuales - Uso de software para simulación por computadoras de las redes o circuitos, aprendidos en la unidad. Evaluación Sumativa: - Examen teórico aplicado en el primer parcial. - Portafolio de evidencias.	Portafolio de evidencias donde se contemplan las actividades, tareas, prácticas, los mapas mentales y/o conceptuales, uso de software para simulación por computadoras de los sistemas electrónicos digitales.			



Continuación: Tabla 4.3. Desglose específico de la unidad "Sistemas lógicos combinatorios."

Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad
3.4 Circuitos aritméticos. 3.4.1 Medio sumador y sumador completo. 3.4.2 Sumador de n bits. 3.4.3 Restador binario. 3.4.4 Comparador. 3.4.5 Aplicaciones con CI.				
Bibliografía				
- Floyd, T. (2009). Fundamentos de Sistemas Digitales. Madrid: Pearson. - Tocci, R.; Widmer, N. (2009). Sistemas Digitales, Principios y Aplicaciones. Madrid: Pearson.				

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.4. Desglose específico de la unidad "Fundamentos de los sistemas secuenciales."

Número y nombre de la unidad: 4. Fundamentos de los sistemas secuenciales.							
Tiempo y porcentaje para esta unidad:		Teoría:	10 horas	Práctica:	8 horas	Porcentaje del programa:	20%
Aprendizajes esperados:		Identificar los tipos de multivibradores (Flip-Flops) para incorporarlos en las soluciones con sistemas electrónicos digitales.					
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)			
4.1 Multivibradores biestables. 4.1.1 Multivibradores Biestables Asíncronos (Latch). 4.1.2 Multivibradores Biestables Síncronos (Flip-Flops). 4.2 Multivibradores monoestables y aearable. 4.2.1 Definiciones. 4.2.2 Multivibradores monoestable y aearable con CI 555. 4.2.3 Multivibradores monoestable con otros CI.	Saber: - Comprender los conceptos principales de los Sistemas Lógicos Secuenciales. Saber hacer: - Aplicar multivibradores en el diseño de Sistemas Lógicos Secuenciales para la solución con sistemas electrónicos digitales. Ser: - Trabajo colaborativo. - Comunicación efectiva. - Autonomía en el aprendizaje.	Estrategia Co-instruccionales: - Exposición del docente con ayuda de herramientas didácticas electrónicas. - Identificación de datos respecto a los contenidos propuestos en la unidad. - Uso de herramientas electrónicas para apoyo didáctico. - Elaboración de mapas mentales y/o conceptuales. - Resolución de dinámicas, tareas, trabajos y/o actividades. Estrategia Post-instruccionales: - Uso de software para simulación por computadoras de las redes o circuitos, aprendidos en la unidad.	Evaluación formativa: - Actividades y tareas de aprendizaje como mapas mentales y/o conceptuales. - Uso de software para simulación por computadoras de las redes o circuitos, aprendidos en la unidad. Evaluación Sumativa: - Examen teórico aplicado en el primer parcial. - Portafolio de evidencias.	Portafolio de evidencias donde se contemplan las actividades, tareas, prácticas, los mapas mentales y/o conceptuales, uso de software para simulación por computadoras de los sistemas electrónicos digitales.			
Bibliografía							
- Floyd, T. (2009). Fundamentos de Sistemas Digitales. Madrid: Pearson. - Tocci, R.; Widmer, N. (2009). Sistemas Digitales, Principios y Aplicaciones. Madrid: Pearson.							

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.5. Desglose específico de la unidad "Contadores y registros."

Número y nombre de la unidad: 5. Contadores y registros.							
Tiempo y porcentaje para esta unidad:		Teoría:	10 horas	Práctica:	8 horas	Porcentaje del programa:	20%
Aprendizajes esperados: Comprender el funcionamiento de los diferentes circuitos contadores y registros para utilizarlos en el diseño de Sistemas Electrónicos Digitales.							
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)			
5.1 Contadores asíncronos. 5.1.1 Divisor de frecuencia. 5.1.2 Contador asíncrono binario. 5.1.3 Contador de módulo truncado. 5.1.4 Contadores en cascada. 5.2 Contadores síncronos. 5.2.1 Contador síncrono binario. 5.2.2 Contador de Cuenta Especial. 5.2.3 Diseño de contadores con PLD's. 5.2.4 Contadores con CI. 5.3 Registros. 5.3.1 Tipos de registros. 5.3.2 Contadores de anillo. 5.3.3 Registros con PLDs. 5.3.4 Registros con CI.	Saber: - Identificar aplicaciones implementadas con Sistemas Lógicos Secuenciales. Saber hacer: - Aplicar divisores de frecuencia, contadores y registros en el diseño de para la solución con sistemas electrónicos digitales. Ser: - Trabajo colaborativo. - Comunicación efectiva. - Autonomía en el aprendizaje.	Estrategia Co-instruccionales: - Exposición del docente con ayuda de herramientas didácticas electrónicas. - Identificación de datos respecto a los contenidos propuestos en la unidad. - Uso de herramientas electrónicas para apoyo didáctico. - Elaboración de mapas mentales y/o conceptuales. - Resolución de dinámicas, tareas, trabajos y/o actividades. Estrategia Post-instruccionales - Uso de software para simulación por computadoras de las redes o circuitos, aprendidos en la unidad.	Evaluación formativa: - Actividades y tareas de aprendizaje como mapas mentales y/o conceptuales. - Uso de software para simulación por computadoras de las redes o circuitos, aprendidos en la unidad. Evaluación Sumativa: - Examen teórico aplicado en el primer parcial. - Portafolio de evidencias.	Portafolio de evidencias donde se contemplan las actividades, tareas, prácticas, los mapas mentales y/o conceptuales, uso de software para simulación por computadoras de los sistemas electrónicos digitales.			
Bibliografía							
- Floyd, T. (2009). Fundamentos de Sistemas Digitales. Madrid: Pearson. - Tocci, R.; Widmer, N. (2009). Sistemas Digitales, Principios y Aplicaciones. Madrid: Pearson.							



V. Perfil docente

Tabla 5. Descripción del perfil docente

Perfil deseable docente para impartir la asignatura
<p>Carrera(s): - Ingeniería en electrónica.</p> <ul style="list-style-type: none">- Ingeniería en Computación.- Ingeniería en Sistemas Computacionales. o carrera afín <ul style="list-style-type: none">- Experiencia en el campo de la Ingeniería en electrónica, Computación y Sistemas Computacionales.- Experiencia mínima de dos años- Ingeniero